

一种应用于 LDO 的动态补偿技术

吴 唱^{1,2}, 王 菡³, 胡刚毅², 苏 丹^{1,2}, 杨皓元^{1,2}, 罗 凯^{2,4}, 王 川¹

(1. 重庆邮电大学, 重庆 400065; 2. 模拟集成电路重点实验室, 重庆 400060;
3. 中国电子科技集团公司 第二十四研究所, 重庆 400060; 4. 重庆大学, 重庆 400044)

摘 要: 通过对传统 LDO 频率补偿电路的极点、零点进行分析, 提出一种新型动态补偿技术, 显著改善了电路的性能指标。采用 0.6 μm BiCMOS 工艺模型进行仿真, 结果表明, 当负载电流由 1 mA 变化至 300 mA 时, 非主极点能跟随负载电流的增加向高频移动, 系统环路单位增益带宽在 195~555 kHz 之间, 相位裕度保持在 50° 以上, 保证了 LDO 在全负载范围内均能稳定工作。

关键词: 低压差线性稳压器; 极点; 零点; 动态补偿

中图分类号: TN433

文献标识码: A

文章编号: 1004-3365(2014)05-0640-04

A Dynamic Compensation Technique for LDO

WU Chang^{1,2}, WANG Han³, HU Gangyi², SU Dan^{1,2}, YANG Haoyuan^{1,2},
LUO Kai^{2,4}, WANG Chuan¹

(1. *Chongqing University of Posts and Telecommunications, Chongqing 400065, P. R. China;*

2. *Science and Technology on Analog Integrated Circuits Laboratory, Chongqing 400060, P. R. China;*

3. *Sichuan Institute of Solid State Circuits, China Electronics Technology Group Corp., Chongqing 400060, P. R. China;*

4. *Chongqing University, Chongqing 400044, P. R. China*)

Abstract: By analyzing the pole-zero behavior of a traditional frequency compensation circuit for LDO, a novel technique was presented and the performance was improved dramatically. The circuit was simulated based on 0.6 μm BiCMOS process, the results showed that the secondary pole could follow the increasing of the load current to move to higher frequency with the load current varying from 1 mA to 300 mA. The unity-gain bandwidth of the loop was 195~555 kHz, the phase margin was over 50°, and the LDO could operate stably at all loads.

Key words: Low dropout regulator; Pole; Zero; Dynamic compensation

1 引 言

随着便携式电子设备的广泛应用, 电源管理已成为集成电路发展中的热点问题之一。稳压器将不可预测的、有噪声的电压转变成持续不变的、精确的、与负载无关的电压^[1]。低压差线性稳压器(Low Dropout Regulator, LDO)是稳压器的一种, 具有结构简单、成本低、噪声小、速度快等优点^[2]。值得注意的是, LDO 的输出阻抗通常比较高, 负载电容也比较大, 这会导致系统的输出端产生一个低频极点。如果补偿手段不合适, 该极点会对系统稳定性造成

极大的影响。传统的频率补偿方法是利用负载电容的等效串联电阻(Equivalent Series Resistance, ESR)所产生的外部零点来改善稳定性。但这种补偿方法有一些弊端, 如负载电容通常是指定大小的, 外接电容占用面积, 并且负载电容的 ESR 阻值会随工艺和温度的变化而变化, 影响稳定性^[3,4]。

本文提出一种新型的动态补偿技术, 使非主极点跟随负载电流的变化而变化, 保证在整个负载范围内环路呈单极点响应。文章第 2 节分析了传统的 LDO 频率补偿技术, 第 3 节介绍了新的动态补偿技术, 第 4 节给出电路的仿真结果, 第 5 节给出结论。

收稿日期: 2014-04-02; 定稿日期: 2014-06-10

作者简介: 吴 唱(1989—), 女(汉族), 湖北应城人, 硕士研究生, 主要研究方向为集成电路芯片与系统设计。

2 传统的LDO频率补偿技术

图1所示为采用传统频率补偿方法的LDO电路结构,主要组成有基准电压源、误差放大器、PMOS功率管 M_P 、反馈电阻 $R_1 \sim R_2$ 、负载电容 C_L 及其等效串联电阻 R_E 。在此系统中,由 R_1 和 R_2 组成的反馈网络采样输出电压 V_{OUT} ,并将采样到的信号反馈输入到误差放大器。

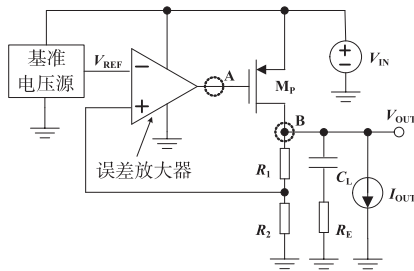


图1 采用传统频率补偿的LDO

分析图1中LDO的闭环频率响应,可以知道系统存在两个低频极点。其中,环路主极点 ω_{p1} 位于输出端B,非主极点 ω_{p2} 位于误差放大器的输出端,即功率管的栅极A。同时,由 C_L 的寄生参数 R_E 引入一个零点 ω_{z1} ,表达式分别为^[5,6]:

$$\omega_{p1} = \frac{1}{R_O \times C_L} \quad (1)$$

$$\omega_{p2} = \frac{1}{R_A \times C_A} \quad (2)$$

$$\omega_{z1} = \frac{1}{R_E \times C_L} \quad (3)$$

$$R_O = (R_1 + R_2) \parallel r_{ds} \quad (4)$$

$$r_{ds} = \frac{1}{\lambda I_D} = \frac{1}{\lambda I_{OUT}} \quad (5)$$

其中, R_O 为输出节点B的电阻, r_{ds} 为功率管 M_P 的输出阻抗, λ 为沟道长度调制系数, R_A 为节点A的电阻, C_A 为节点A的电容。

由(1)、(4)、(5)式可以看出,负载电流 I_{OUT} 增加时, r_{ds} 减小, R_O 减小, ω_{p1} 增大,即主极点 ω_{p1} 与 I_{OUT} 成正比。

系统开环直流电压增益 A_{VDC} 可表示为:

$$A_{VDC} = \beta A \sqrt{\frac{2\mu C_{OX}(W/L)}{I_{OUT}}} \frac{V_{OUT}}{1 + \lambda V_{OUT}} \quad (6)$$

式中, $\mu, \lambda, C_{OX}, W, L$ 均为功率管 M_P 的相关参数。

从(6)式可以看到,开环直流电压增益 A_{VDC} 与负载电流 I_{OUT} 的平方根成反比。随着负载电流 I_{OUT} 的增大,主极点 ω_{p1} 的增加速度比直流增益 A_{VDC}

的降低速度要快, ω_{p1} 逐渐后移,系统单位增益带宽逐渐增大。由于 R_E 和 C_L 是选取的固定值,也就是系统的零点 ω_{z1} 固定不变,当系统带宽太大时,非主极点 ω_{p2} 的作用开始变得不可忽略,系统趋向于不稳定。

引入ESR零点实现频率补偿是LDO设计中常用的一种方法,这种方法比较简单,且容易实现。但根据前面的分析可以看到,这种结构依赖于负载电容 C_L 的等效串联电阻 R_E 产生零点。除此之外,当负载电流变化时,较大的 R_E 会产生一个较大的压降,影响输出电压 V_{OUT} ,从而直接影响系统的瞬态响应。

3 新型LDO动态补偿技术

针对传统的LDO频率补偿技术的问题,这里若能引入一组零极点,零点落在系统环路单位增益带宽附近,极点落在系统环路单位增益带宽外,并且该极点可跟随负载电流的变化而变化,那么就能保证整个系统的相位裕度和瞬态响应。

根据上述设计思路,本文提出了一种动态密勒补偿技术:通过加入密勒补偿结构来产生用于环路补偿的零点,并让引入的极点自动跟随负载电流变化,使系统环路单位增益带宽内的主极点和引入的极点始终保持一定的间距,从而保证在整个负载范围内环路为单极点系统,保证了稳定性,并且提高了瞬态响应能力。

设计的误差放大器的电路结构如图2所示,电路分为五个部分。

1) 偏置电路:偏置电流 I_{B1} 由 M_{18} 镜像到 M_{19} , $M_3 \sim M_9$,为放大器提供合适的工作电流。

2) 输入级: $M_1, M_2, M_5, R_1 \sim R_3, Q_1, Q_2$ 组成放大器的差分输入级,其中电阻 R_1 和 R_2 用于提高电流镜的匹配度, R_3 用于降低运放增益,保证环路的稳定性。

3) 中间级: $M_6 \sim M_{10}, R_4, R_6, Q_3, Q_4$ 组成放大器的中间级,并在输入级和中间级之间接入由 R_5 和 C_1 组成的密勒补偿结构,目的是产生一个低频零点,用于环路补偿。

4) 缓冲级: M_{15} 将偏置电流 I_{B2} 镜像到 $M_{11} \sim M_{14}$,并由 M_{11} 提供给 $Q_5; Q_6 \sim Q_9$ 组成达林顿结构,用于驱动功率管 M_P 。

5) 输出级:采用PMOS管作为输出功率管,其尺寸根据负载电流大小进行设计。

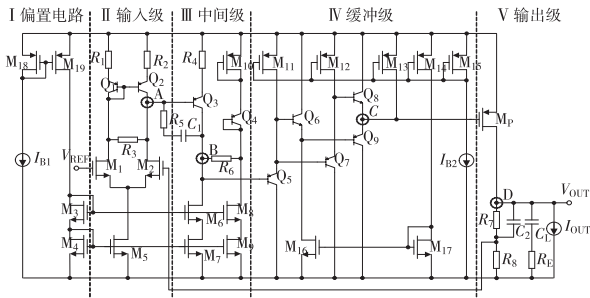


图 2 误差放大器电路结构

系统反馈环路的小信号模型如图 3 所示^[7,8]。环路由三级运放结构构成,负载电容采用低 ESR 的电容,补偿零点在片内产生,环路存在 4 个极点,3 个零点,分别为:

$$\omega_{p1} = \frac{1}{R_O \times C_L} \quad (7)$$

$$\omega_{p2} = \frac{1}{R_A \times C_1 \times g_{mq3} \times R_B} \quad (8)$$

$$\omega_{p3} = \frac{g_{mq8} \times g_{mq9}}{C_C} \quad (9)$$

$$\omega_{p4} = \frac{g_{mq3}}{C_B} \quad (10)$$

$$\omega_{z1} = \frac{1}{R_5 \times C_1} \quad (11)$$

$$\omega_{z2} = \frac{1}{R_E \times C_L} \quad (12)$$

$$\omega_{z3} = \frac{1}{R_7 \times C_2} \quad (13)$$

$$R_B = R_6 + \frac{1}{g_{mq4}} + \frac{1}{g_{m10}} \quad (14)$$

$$R_O = (R_7 + R_8) \parallel r_{ds} \quad (15)$$

$$r_{ds} = \frac{1}{\lambda I_D} = \frac{1}{\lambda I_{OUT}} \quad (16)$$

其中, R_O 为输出节点 D 的电阻, r_{ds} 为功率管 M_P 的输出阻抗, λ 为沟道长度调制系数, R_A 和 R_B 分别为节点 A 和节点 B 的电阻, C_B 和 C_C 分别为节点 B 和 C 的电容。

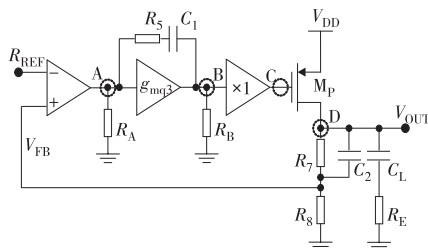


图 3 误差放大器的小信号模型

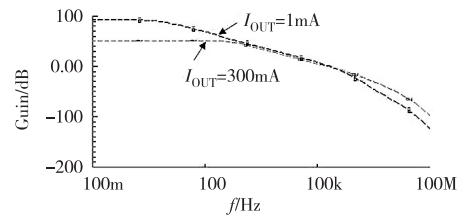
环路主极点 ω_{p1} 位于输出节点 D, 非主极点 ω_{p2} 位于节点 A, ω_{p3} 与 ω_{p4} 分别位于节点 C 与节点 B。环路单位增益带宽内呈单极点响应, R_5 与 C_1 产生的零点 ω_{z1} 位于环路单位增益带宽外部靠近单位增

益带宽处, 用于补偿非主极点, 提高系统相位裕度。 ω_{z2} 与 ω_{z3} 位于单位增益带宽外的高频处, 用于补偿单位增益带宽附近的高频极点。

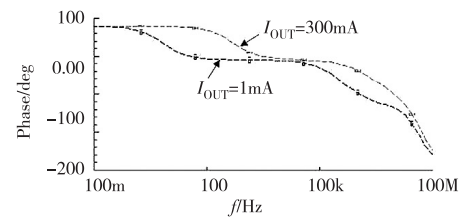
系统的负载电流变化范围很大, 在重载时, 环路增益下降, 主极点 ω_{p1} 频率增大。为了 ω_{p1} 和 ω_{p2} 始终保持一定的间距来保证在整个负载范围内环路呈单极点系统, 从而保证稳定性, 非主极点 ω_{p2} 采用动态技术。如图 2 所示, 节点 B 的电位跟随功率管 M_P 的栅极, 即节点 C 的电位。负载电流增大时, C 点电位下降, B 点电位下降, 因此流过 Q_4 与 M_{10} 管的电流增大, Q_4 与 M_{10} 管的跨导增大。由 (8) 式和 (14) 式可以看出, g_{mq4} 和 g_{m10} 增大时, R_B 减小, ω_{p2} 增大, 也就是说节点 A 处的非主极点 ω_{p2} 同样向高频移动, 这能有效地防止因非主极点 ω_{p2} 与主极点 ω_{p1} 位置过近引起的相位裕度不足导致系统产生稳定性问题。

4 仿真结果与分析

对设计电路进行了性能指标的仿真验证。仿真模型基于 $0.6 \mu\text{m}$ BiCMOS 工艺, 仿真条件为常温。LDO 环路的幅频与相频特性的仿真结果如图 4 所示。



(a) 幅频特性



(b) 相频特性

图 4 LDO 环路的频率响应特性

模拟仿真取负载电流由 1 mA 变化至 300 mA , 轻载时系统环路单位增益带宽为 223.9 kHz , 相位裕度为 50.6° ; 重载时系统环路单位增益带宽为 196.1 kHz , 相位裕度为 84.5° 。在整个负载范围内, 系统环路单位增益带宽保持在 195 kHz 到 555 kHz 之间, 相位裕度保持在 50° 以上, 非主极点能跟随负载电流的增加向高频移动, 验证了前文有关动态补偿的理论部分。LDO 环路仿真的部分参数列于表 1。

表 1 LDO 环路仿真的部分参数

输出电流/mA	相位裕度/(°)	单位增益带宽/kHz
1	50.636	223.93
10	51.566	508.6
30	60.697	550.62
50	65.06	539.09
100	70.397	499.89
150	73.772	453.42
200	76.93	392.69
300	84.49	196.07

对电路进行负载瞬态响应仿真,结果如图 5 所示。当电源电压为 5 V 时,给负载电流 I_{OUT} 加入一个脉冲波形,负载电流在 1 mA 和 300 mA 之间跳变时,输出电压 V_{OUT} 的下掉和过冲幅度分别为 15 mV 和 9 mV,恢复时间 t 分别为 20 μ s 和 40 μ s。

表 2 列出了近几年文献中 LDO 的部分参数的比较结果。可以看出,本文设计的 LDO 最显著的特点就是负载电流大,系统环路单位增益带宽比较宽,相位裕度也保持在比较好的范围内,确保了 LDO 在全负载范围内均能稳定工作。

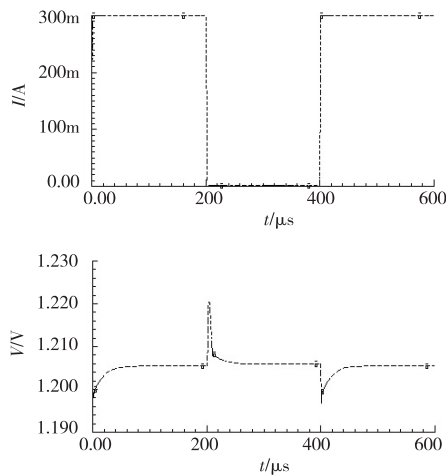


图 5 LDO 负载瞬态响应

表 2 LDO 部分参数的比较

参数	文献[9]	文献[10]	文献[11]	本文
年份	2006	2010	2012	2014
最大负载电流/mA	100	100	100	300
低频增益/dB	87	42	43.7	51.7
单位增益带宽/kHz	29.2	200	200	196.1
相位裕度/(°)	49.8	80	98.7	84.5

5 结 论

本文提出了一种新型的应用于 LDO 内部的动

态频率补偿技术。与传统 ESR 频率补偿的方法相比,本文的补偿技术提高了 LDO 线性稳定性,并降低了对外部电容的 ESR 要求,改善了瞬态响应特性。采用 0.6 μ m BiCMOS 工艺模型进行仿真,结果表明,在 1 mA 的最小负载电流和 300 mA 的最大负载电流条件下,非主极点能跟随负载电流的增加向高频移动,此过程中系统环路单位增益带宽保持在 195~555 kHz 之间,相位裕度保持在 50° 以上,实现了动态补偿,保证了 LDO 在全负载范围内均能稳定工作。

参 考 文 献:

- [1] RINCON-MORA G A. LDO 模拟集成电路设计 [M]. 谭旻, 黄晓宗, 冯林, 译. 北京: 科学出版社, 2011: 1-4.
- [2] CHAVA C K, SILVA-MARTINEZ J. A frequency compensation scheme for LDO voltage regulators [J]. IEEE Trans Circ & Syst I: Regular Papers, 2004, 51 (6): 1041-1050.
- [3] LEUNG K N, MOK P K T. A capacitor-free CMOS low-dropout regulator with damping-factor-control frequency compensation [J]. IEEE J Sol Sta Circ, 2003, 38(10): 1691-1702.
- [4] RINCON-MORA G A, ALLEN P E. A low-voltage, low quiescent current, low drop-out regulator [J]. IEEE J Sol Sta Circ, 1998, 33(1): 36-44.
- [5] PAN H I, CHERN-LIN C. A CMOS low dropout regulator with extended stable region for the effective series resistance of the output capacitor [J]. IEICE Trans Elec, 2008, 91(8): 1356-1364.
- [6] 马勋, 张波. LDO 降压转换器的稳定性分析 [J]. 微电子学, 2004, 34(2): 142-147.
- [7] RAZAVI B. 模拟 CMOS 集成电路设计 [M]. 陈贵灿, 程军, 张瑞智, 等, 译. 西安: 西安交通大学出版社, 2003: 40-77, 239-300.
- [8] ALLEN P E, HOLBERG D R. CMOS 模拟集成电路设计 [M]. 冯军, 译. 北京: 电子工业出版社, 2005: 109-117.
- [9] 权进国, 杨华中, 张刚强. 一种跟踪负载电流变化的 LDO 频率补偿方法 [J]. 微电子学, 2006, 36(6): 710-717.
- [10] MA H, ZHOU F. Full on-chip and area-efficient CMOS LDO with zero to maximum load stability using adaptive frequency compensation [J]. J Semicond, 2010, 31(1): 015006.
- [11] PENG Z, LV C, SHE S. Design of a dynamic frequency compensation low dropout voltage regulator with buffer impedance attenuation [C] // 2nd Int Conf Consumer Elec, Commun & Networks, 2012: 2521-2524.