应用于 SAR ADC 的高能效电容开关转换方案

曾华林，唐雨晴，谢　亮，金湘亮
（湘潭大学 物理与光电工程学院，湖南 湘潭 411105；
微光电与系统集成湖南省工程实验室，湖南 湘潭 411105）

摘　要： 针对逐次逼近型模数转换器，提出了一种新型高能效的电容开关转换方案。在前 3 个比较周期内，该新型电容开关不消耗转换功耗。从第 4 个比较周期开始，采用了拆分电容技术、单边双电平转换技术，使得一侧的电容只在 2 个参考电压 V_{cm} 与地之间进行切换，进一步节省了功耗。仿真结果表明，与传统电容阵列相比，该新型电容开关的转换功耗降低了 99.23%，总电容面积减小了 75%。微分非线性为 0.162 LSB，积分非线性为 0.163 LSB。

关键词： 逐次逼近型模数转换器；高能效；转换方案
中图分类号：TN79$^+$2　　**文献标识码：**A　　**文章编号：**1004-3365(2018)04-0467-04
DOI：10.13911/j.cnki.1004-3365.170433

An Energy-Efficient Capacitor Switching Scheme Applied for SAR ADC

ZENG Hualin, TANG Yuqing, XIE Liang, JIN Xiangliang
(*School of Physics and Optoelectronics, Xiangtan University, Xiangtan, Hunan* 411105, *P. R. China*;
Hunan Engineering Laboratory for Microelec., Optoelec. and System on a Chip, Xiangtan, Hunan 411105, *P. R. China*)

Abstract: A new improved energy-efficient capacitor switching scheme was proposed for the successive approximation register analog-to-digital converter. The proposed switching scheme achieved no switching energy consumption in the first three comparisons. Starting from the fourth comparison, the split-capacitor technology and the one-side double-level switching technology were employed, so only one side of the capacitor had switched between the two reference voltages V_{cm} and GND, which had further saved power consumption. The simulation results showed that the proposed switching scheme achieved 99.23% reduction in switching energy and the total capacitance area was reduced by 75% compared with that of the traditional structured capacitor arrays. The DNL and the INL were 0.162 LSB and 0.163 LSB respectively.

Key words: SAR ADC; energy-efficient; switching scheme

0　引　言

模数转换器(ADC)实现模拟信号到数字信号的转换，在信号处理系统中起至关重要的作用。随着便携式电子产品和可移动设备需求量的增加，降低功耗成为 ADC 发展的主流趋势。逐次逼近型模数转换器(SAR ADC)因结构简单、功耗低、面积小、易集成而逐步成为低功耗 ADC 的研究热点。

对于 SAR ADC 而言，功耗主要来源于 SAR 控制逻辑电路、比较器和 DAC 电容阵列。为降低电容阵列的功耗，国内外文献提出了许多高能效的电容开关转换方案[1-6]。文献[1]采用拆分电容技术，电容的转换能耗降低了 37%。文献[2]采用单调转换方式，电容的转换能耗降低了 81.2%。文献[3]基于共模电压 V_{cm} 进行开关电容转换。文献[4]利

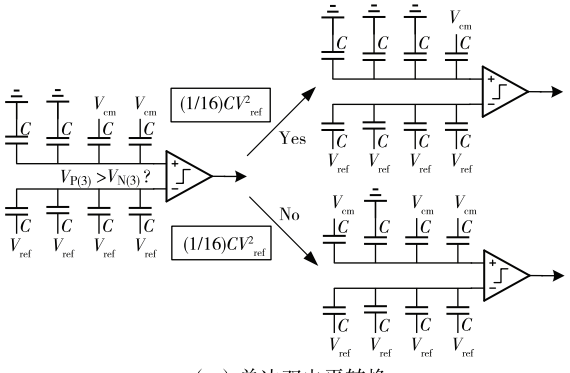
收稿日期：2017-10-09；**定稿日期：**2017-11-08
基金项目：国家自然科学基金资助项目(61774129，61233010)；湖南省自然科学杰出青年基金资助项目(2015JJ1014)
作者简介：曾华林(1992－)，男(汉族)，湖南怀化人，硕士研究生，研究方向为模拟集成电路设计。
谢　亮(1983－)，男(汉族)，湖南郴州人，博士，研究方向为 ASIC、A/D 转换器、红外传感器。通讯作者，E-mail：xieliang@xtu.edu.cn。

用 V_{cm} 的转换与单调转换相结合(VMS)的方法，电容的转换能耗分别降低了 87.5%、97.6%。文献[5]提出的转换方式使电容的转换能耗降低了 95.34%。文献[6]采用混合转换方式，电容的转换能耗降低了 98.83%。

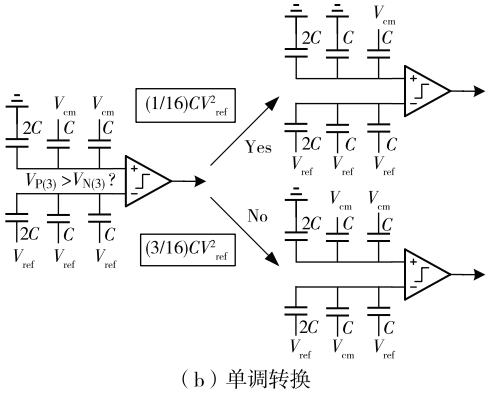
为了降低电容阵列的转换能耗，本文提出了一种新型高能效电容开关转换方案。在前 3 个比较周期中，不需要消耗能量。后续的比较周期中，采用了单边双电平转换技术[7]，减小了转换过程中电容阵列充放电的功耗，使电容的转换功耗进一步降低。相比传统电容阵列，该电容开关的平均转换能耗减小了 99.23%。

1 高能效开关转换方案

SAR ADC 在前几次比较周期中，需要对大电容进行转换，电容极板有较大的电压变化，使得前几次的转换要消耗大量的能量。为了减小转换能耗，采用上极板采样技术和混合转换技术[8]实现了前 3 个比较周期内无能耗的转换。本文第 4 次比较周期内的转换方式如图 1 所示。图 1(a)表示采用单边双电平转换方案，图 1(b)表示采用单调转换方案。



(a) 单边双电平转换



(b) 单调转换

图 1 第 4 次比较周期内的转换方案对比

可以看出，单边双电平转换方案中，只有一侧的电容参与转换，即 C_{LSB} 电容阵列中的同一侧电容由共模电压 V_{cm} 转换到地，或 C_{MSB} 电容阵列中的电容由地转换到 V_{cm}（V_{cm} 电压值等于参考电压 V_{ref} 的一半）。另一侧电容的下极板连接状态保持不变。相比单调转换方案，单边双电平转换方案的能耗明显降低（$V_{P(3)}<V_{N(3)}$，转换能耗只有单调转换方案的 1/3，$V_{P(3)}$、$V_{N(3)}$ 表示第 3 次比较时电容上极板的电压）。

4 位 SAR ADC 采用的高能效电容开关转换方案如图 2 所示。图 2 中，总电容为 $8C$，C 为单位电容，A、B、C、D 对应的是转换过程中的 4 种状态。利用拆分电容技术，将最高有效位(MSB)电容 $2C$ 拆成 2 个单位电容 C 与 C 的并联，即 N 位 ADC 的 MSB 电容为 $2^{N-3}C$，拆分后为[$2^{N-4}C$，$2^{N-5}C\cdots C$，C]。因此，构成了 C_{MSB} 电容阵列。整个 DAC 电容阵列就由 C_{MSB} 电容阵和 C_{LSB} 电容阵列组成。

在采样阶段，差分输入信号 V_{ip}、V_{in} 通过采样开关接到电容阵列的上极板(接比较器输入端)，C_{MSB} 电容阵列的下极板接地，其余电容的下极板均接到参考电压 V_{ref}。采样过程结束后，进入转换阶段。

第 1 次比较：采样开关关断，比较器将采样得到的差分电压直接进行比较，得到 MSB 的值。这个过程没有电容进行转换，不产生任何能耗。

第 2 次比较：根据第 1 次比较的结果来确定需要转换的电容。若 MSB=1，将比较器反相端 C_{MSB} 电容阵列的下极板从接地转换为接 V_{ref}，其余电容的连接方式保持不变。若 MSB=0，将比较器同相端 C_{MSB} 电容阵列的下极板从接地转换为接 V_{ref}。电容开关进行第 2 次比较。本次转换没有消耗额外的能量[9]。

第 3 次比较：C_{MSB} 电容阵列和 C_{LSB} 电容阵列中，将各电容的下极板所接电压序列从[GND，GND，V_{ref}，V_{ref}]转换为[GND，GND，V_{cm}，V_{cm}]。为了满足二进制算法搜索，需要进行“向下转换”。例如，图 2 中 B、D 两种切换状态，要同时将下极板所接电压序列从[V_{ref}，V_{ref}，V_{ref}，V_{ref}]转换为[V_{cm}，V_{cm}，V_{cm}，V_{cm}]。此次的电容转换功耗为$-(1/4)\times C\times V_{ref}^2$，不需要从参考电压消耗额外的能量[10]。电容开关进行第 3 次比较。此次比较使用了 V_{cm}，可适当降低对 V_{cm} 的精度要求。

第 4 次比较：为了方便说明，只描述 MSB=1 的情况，对应图 2 中 A、B 两种切换状态。若第 3 位的比较结果为 1，将同相端 C_{LSB} 电容阵列中对应的电容从接 V_{cm} 转换为接地。若第 3 位的比较结果为 0，

将同相端 C_{MSB} 电容阵列中对应的电容从接地转换为接 V_{cm}。电容开关进行第 4 次比较，得到最低有效位(LSB)的结果。

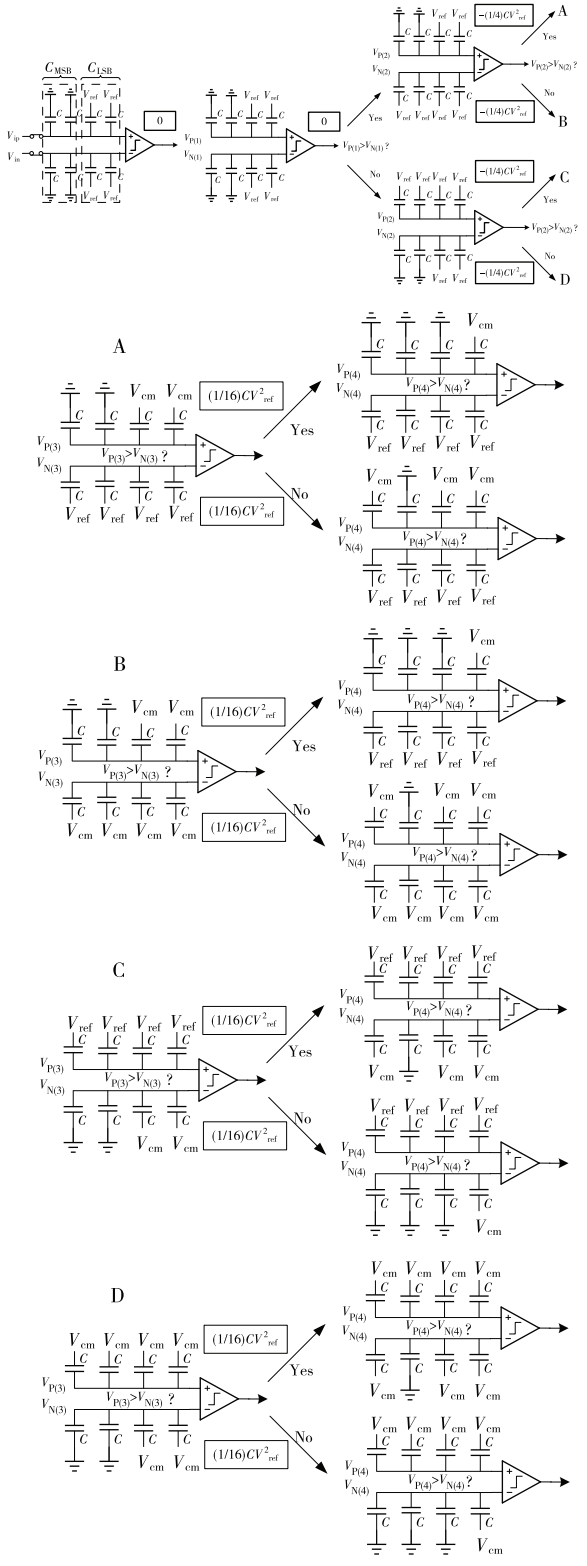


图 2　4 位 SAR ADC 采用的高能效电容开关转换方案

综上分析可知，前 3 次比较过程都没有能量消耗。第 4 次比较过程中，只有一侧的电容参与转换，进一步节省了电容开关的转换能耗。

2　开关转换功耗分析与线性度仿真

2.1　开关转换功耗分析

采用 Matlab 工具对 10 位 SAR ADC 进行了行为级建模验证。本文与其他文献中 10 位 SAR ADC 的平均转换能耗和电容面积对比如表 1 所示。

由表 1 可知，对于 10 位 SAR ADC，传统结构的电容阵列平均转换能耗为 $1\,363.3CV_{ref}^2$J。本文结构的电容阵列平均转换能耗仅有 $10.54CV_{ref}^2$J，能耗降低率为 99.23%。与文献[6]相比，本文采用了单边双电平转换方案，平均转换能耗降低了 33.58%。10 位 SAR ADC 转换能耗随输出码的变化曲线如图 3 所示。

表 1　本文与其他文献中 10 位 SAR ADC 的平均转换能耗与电容面积对比

转换方案	平均转换能耗/J	转换能耗降低率	电容面积减小率
传统结构	$1\,363.3CV_{ref}^2$	0	0
单调结构[2]	$255.5CV_{ref}^2$	81.26%	50%
Sanyal 结构[5]	$63.5CV_{ref}^2$	95.34%	75%
混合结构[6]	$15.87CV_{ref}^2$	98.83%	75%
本文结构	$10.54CV_{ref}^2$	99.23%	75%

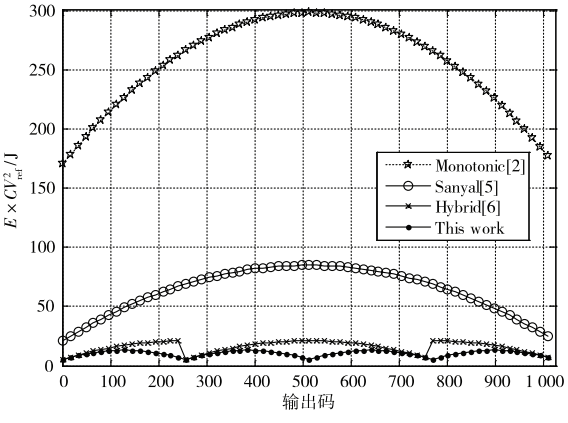


图 3　10 位 SAR ADC 转换能耗随输出码的变化曲线

将本文转换方案应用于 N 位 SAR ADC 中，平均转换能耗的计算公式为：

$$E_{avg}=\sum_{i=1}^{N-3}2^{N-6-i}(1-2^{-i})\times C\times V_{ref}^2 \qquad (1)$$

式中，$N\geqslant 4$。

2.2　线性度仿真

对于二进制的权电容阵列，每位权电容可由单位电容 C 并联得到。假设单位电容是服从高斯分

布的独立随机变量，标准差取 1%，$\sigma(\Delta C/C)=0.01$。通过 Matlab 建立数学模型，对本文转换方案的 10 位 SAR ADC 进行了 500 次蒙特卡罗仿真，得到 DNL 和 INL 的均方根值。DNL 和 INL 的均方根值与输出数字码的关系曲线如图 4 所示。可以看出，DNL 和 INL 的均方根最大值出现在$(1/4)V_{FS}$和$(3/4)V_{FS}$位置(V_{FS}为 ADC 满量程电压)，最大值分别为 0.162 LSB、0.163 LSB。

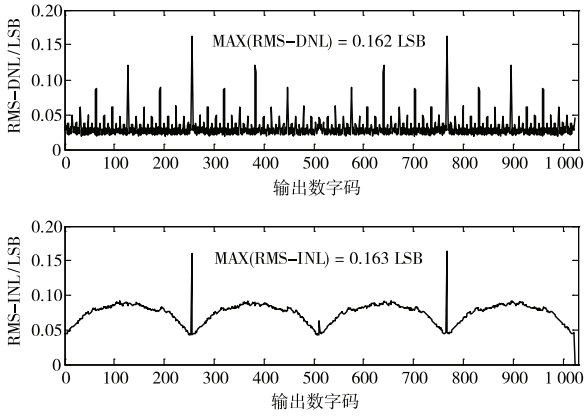


图 4 DNL 和 INL 的均方根值与输出数字码的关系曲线

3 结 论

本文提出了一种应用于 SAR ADC 的新型高能效电容开关转换方案。前 3 次比较周期内，电容阵列的转换不需要消耗能量。采用拆分电容技术、单边双电平技术，进一步降低了电容切换能耗。与传统结构相比，该电容开关转换方案中 ADC 的平均转换能耗下降了 99.23%，电容面积节省了 75%。该 ADC 的 DNL 与 INL 分别为 0.162 LSB、0.163 LSB，线性度良好。

参 考 文 献：

[1] GINSBURG B P, CHANDRAKASAN A P. An energy-efficient charge recycling approach for a SAR converter with capacitive DAC [C] // IEEE Int Symp Circ & Syst. Kobe, Japan. 2005: 184-187.

[2] LIU C C, CHANG S J, HUANG G Y, et al. A 10-bit 50-MS/s SAR ADC with a monotonic capacitor switching procedure [J]. IEEE J Sol Sta Circ, 2010, 45(4): 731-740.

[3] ZHU Y, CHAO C H, CHIO U F, et al. A 10-bit 100-MS/s reference-free SAR ADC in 90 nm CMOS [J]. IEEE J Sol Sta Circ , 2010, 45(6): 1111-1121.

[4] ZHU Z, XIAO Y, SONG X. VCM-based monotonic capacitor switching scheme for SAR ADC [J]. Elec Lett, 2013, 49(5): 327-329.

[5] SANYAL A, SUN N. An energy-efficient low frequency-dependence switching technique for SAR ADCs [J]. IEEE Trans Circ & Syst II: Expr Bri, 2014, 61(5): 294-298.

[6] XIE L, WEN G, LIU J, et al. Energy-efficient hybrid capacitor switching scheme for SAR ADC [J]. Elec Lett, 2014, 50(1): 22-23.

[7] WANG H, LIU C, XIE W, et al. Tri-level capacitor-splitting switching scheme with high energy-efficiency for SAR ADCs [J]. IEICE Elec Expr, 2016, 13(20): 1-5.

[8] TONG X, GHOVANLOO M. Energy-efficient switching scheme in SAR ADC for biomedical electronics [J]. Elec Lett, 2015, 51(9): 676-678.

[9] SANYAL A, SUN N. SAR ADC architecture with 98% reduction in switching energy over conventional scheme [J]. Elec Lett, 2013, 49(4): 248-250.

[10] TONG X, ZHANG Y. 98.8% switching energy reduction in SAR ADC for bioelectronics application [J]. Elec Lett, 2015, 51(14): 1052-1054.

(上接第 466 页)

[4] 沈珮，张万荣，金冬月，等. 新型 3.1～6 GHz 高增益超宽带低噪声放大器 [J]. 北京工业大学学报，2010，33(9)：1181-1185.

[5] 王贵，华明清，唐万春. 0.35 μm SiGe BiCMOS 3.1～10.6 GHz 超宽带低噪声放大器 [J]. 微电子学，2008，38(5)：642-646.

[6] TOPHAM P J, LONG A P, SAUL P H, et al. A broad-band amplifier using GaAs/GaAlAs heterojunction bipolar transistors [J]. IEEE J Sol Sta Circ, 1989, 24(3): 686-689.